

## BAB 5 UNTAI NALAR KOMBINATORIAL

*Sistem nalar kombinatorial* adalah sistem nalar yang keluaran dari untai nalarnya pada suatu saat hanya tergantung pada harga masukan pada saat itu (kondisi output ditentukan oleh kondisi input pada saat itu juga).

*Sistem nalar sekuensial* adalah sistem nalar yang keluaran dari untai nalarnya pada suatu saat tergantung pada nilai masukan saat itu dan sebelumnya (memerlukan ingatan/memori).

Dalam merancang sistem nalar kombinatorial perlu diperhatikan tahapan-tahapan berikut ini :

- Menyatakan persoalan sistem (fungsi).
- Menentukan banyaknya variabel masukan dan keluaran.
- Melambangkan setiap variabel masukan dan keluaran.
- Menyusun tabel kebenaran yang mendefinisikan hubungan antara masukan dan keluaran.
- Menyusun fungsi Boole yang paling sederhana yang mendefinisikan tabel kebenaran.
- Menggambarkan diagram nalarnya.

Dalam menyederhanakan fungsi Boole perlu dipertimbangkan :

1. Jumlah gerbang diusahakan sesedikit mungkin.
2. Jumlah masukan ke suatu gerbang juga diusahakan sesedikit mungkin.
3. Waktu yang diperlukan sinyal untuk mengalir sepanjang rangkaian sesingkat mungkin.
4. Interkoneksi perlu sesedikit mungkin.

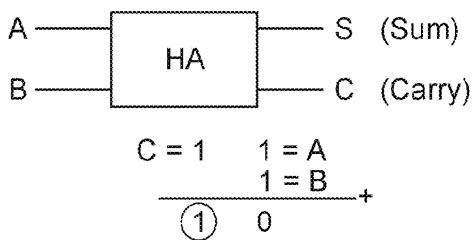
## 5.1. Penjumlah ( Adder )

### 5.1.1. Half Adder

Suatu unta nalar kombinatorial yang dapat melakukan penjumlahan bilangan biner 1 bit. Ada 2 masukan dan 2 keluaran. 1 Bit dipakai untuk hasil penjumlahan (*SUM*) sedang yang lain dipakai untuk simpanan (*CARRY*).

Penjumlahan ini belum mengikutsertakan simpanan dari bit sebelumnya, karena itu disebut : **Half Adder**.

*Simbol dari Half Adder :*

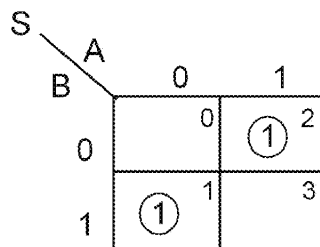


*Tabel Kebenaran Half Adder :*

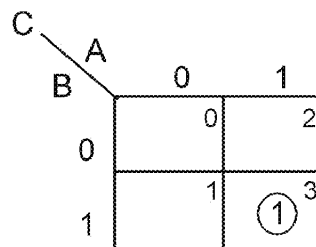
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

↓  
EX - OR

*Peta Karnaugh untuk Sum (S) dan Carry (C):*

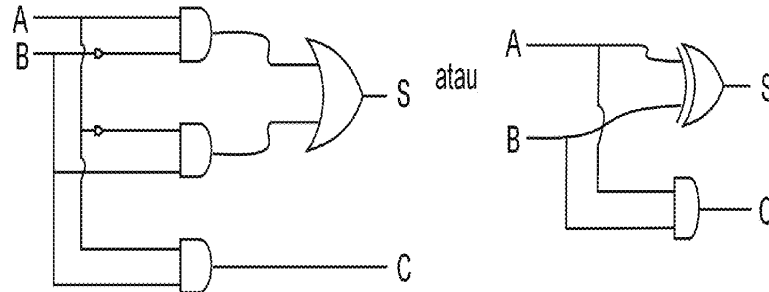


$$S = \bar{A}B + A\bar{B} \\ = A \oplus B$$



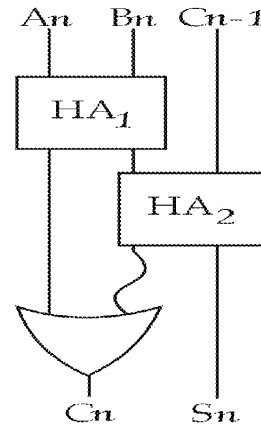
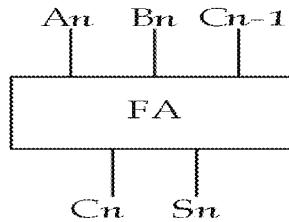
$$C = AB$$

Rangkaian Nalar :



5.1.2. Full Adder

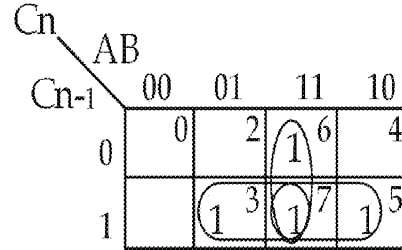
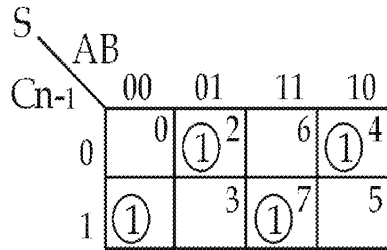
- Terdiri dari 3 bit masukan dan 2 bit keluaran
- Pada Full Adder sudah diikutsertakan Carry (Simpanan) dari bit sebelumnya, hal ini menyebabkan masukan pada Full Adder menjadi 3 bit.
- Simbol dari Full Adder :



- Tabel Kebenaran Full Adder:

A	B	$C_{n-1}$	S	$C_n$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

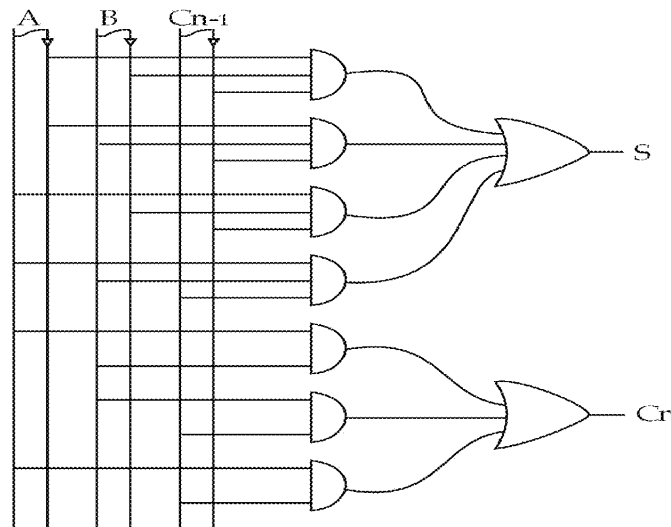
- Peta Karnaugh :



$$S = \bar{A} \bar{B} \bar{C}_{n-1} + \bar{A} B \bar{C}_{n-1} + A \bar{B} \bar{C}_{n-1} + A B C_{n-1}$$

$$C_n = A B + B C_{n-1} + A C_{n-1}$$

- Rangkaian Logika :



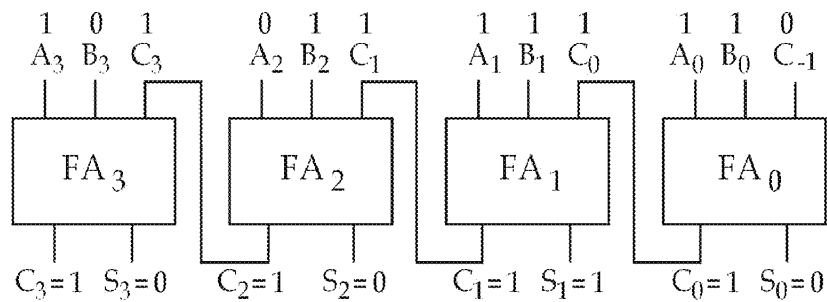
### 5.1.3. Penjumlahan Biner Secara Paralel ( Paralel Adder )

- Dapat menjumlahkan lebih dari 1 bit
- Beberapa buah FA dapat disusun sedemikian rupa ( paralel ) sehingga menjadi penjumlah multibit dengan menghubungkan Cn (Keluaran) dari bit ke satu ke Cn ( masukan ) dari bit kedua , dan seterusnya.

C3	C2	C1	C0	C-1	= 0	( Selalu C-1 = 0 )
	A3	A2	A1	A0		
	B3	B2	B1	B0	+	
C3	S3	S2	S1	S0		

Contoh : 
$$\begin{array}{r} 1\ 1\ 1\ 1\ 0 \\ 1\ 0\ 1\ 1 \\ 0\ 1\ 1\ 1+ \\ \hline 1\ 0\ 0\ 1\ 0 \end{array} \leftarrow \text{carry} = 0 \text{ (selalu)}$$

– Blok Diagram :



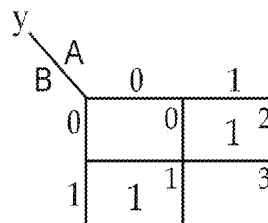
### 5.2. Pembeding ( Comparator )

- Rangkaian ini digunakan untuk membandingkan dua informasi atau data, misalkan A dan B yang masing- masing terdiri dari 1 bit atau lebih.
- Pembeding 1 bit biasanya mempunyai 1 keluaran yang harganya akan “1” jika masukannya berbeda, yang disebut dengan *Non Equality Comparator* yang untai logikanya berupa Exclusive OR ( EX-OR )

Tabel Kebenaran :

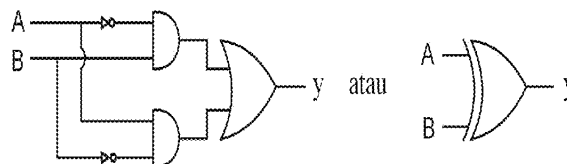
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Peta Karnaugh :



$$y = \bar{A}B + A\bar{B} = A \oplus B$$

Rangkaian Nalar :

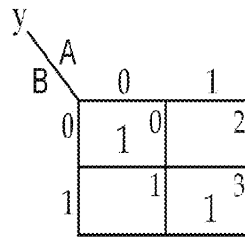


- Perbandingan yang keluarannya akan "1" jika masukannya sama, disebut: *Equality Comparator* (EX - NOR)

Tabel Kebenaran :

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

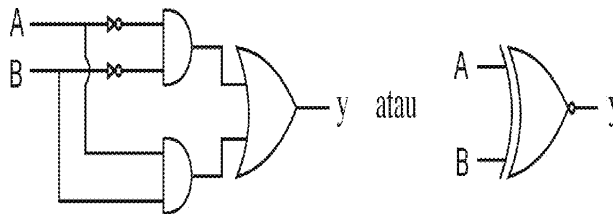
Peta Karnaugh :



$$y = \bar{A}\bar{B} + AB$$

$$= A \oplus B$$

Rangkaian Nalar :



### 5.3. Dekoder Dan Enkoder

#### 5.3.1. Dekoder

Dekoder merupakan untaian kombinatorial yang informasi atau datanya disajikan dalam bentuk kode/sandi. Dekoder dengan n variabel masukan biner dapat memiliki m variabel keluaran; dimana  $m \leq 2^n$ . Dekoder tersusun atas gerbang-gerbang AND.

Contoh :

Dekoder Binary to Octal Decoder memiliki 3 bit masukan biner dan 8 bit keluaran yang masing-masing mewakili satu bilangan octal.

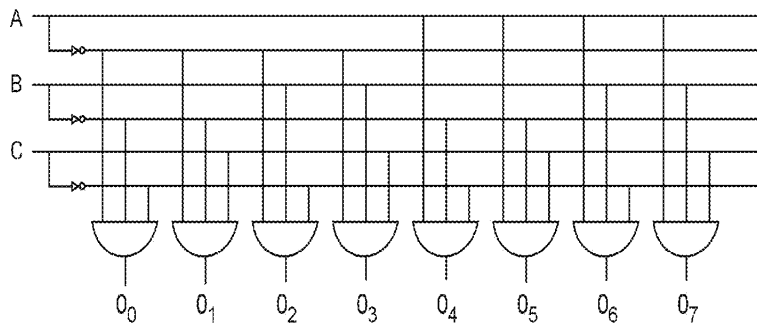
Tabel Kebenaran Binary to Octal Decoder :

MASUKAN ( n input )			KELUARAN ( m output)							
A	B	C	O <sub>0</sub>	O <sub>1</sub>	O <sub>2</sub>	O <sub>3</sub>	O <sub>4</sub>	O <sub>5</sub>	O <sub>6</sub>	O <sub>7</sub>
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Persamaan Logika :

$$\begin{aligned}
 O_0 &= M_0 = \bar{A} \bar{B} \bar{C} \\
 O_1 &= M_1 = \bar{A} \bar{B} C \\
 O_2 &= M_2 = \bar{A} B \bar{C} \\
 O_3 &= M_3 = \bar{A} B C \\
 O_4 &= M_4 = A \bar{B} \bar{C} \\
 O_5 &= M_5 = A \bar{B} C \\
 O_6 &= M_6 = A B \bar{C} \\
 O_7 &= M_7 = A B C
 \end{aligned}$$

Rangkaian Nalar :



### 5.3.2. Encoder

Suatu untaı kombinatorial yang informasi atau datanya disajikan dalam bentuk kode/sandi dengan m variabel masukan dan n keluaran, dimana  $m \leq 2^n$ . Encoder tersusun atas gerbang-gerbang OR.

Contoh :

Octal to Binary Encoder ( Memiliki 8 bit masukan dan 3 bit keluaran )

Tabel Kebenaran Octal To Binary Encoder :

MASUKAN ( m input )								KELUARAN ( n output )		
I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	X	Y	Z
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

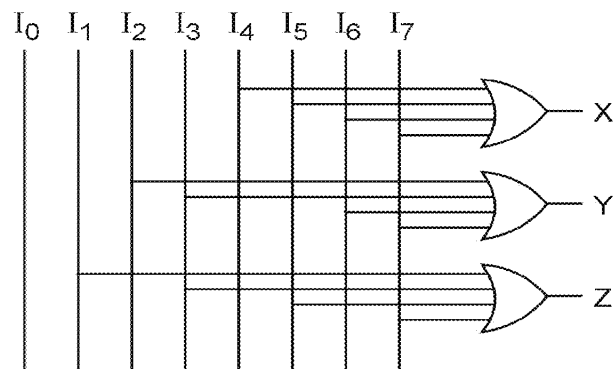
Persamaan Logika :

$$X = I_4 + I_5 + I_6 + I_7$$

$$Y = I_2 + I_3 + I_6 + I_7$$

$$Z = I_1 + I_3 + I_5 + I_7$$

Rangkaian Nalar :



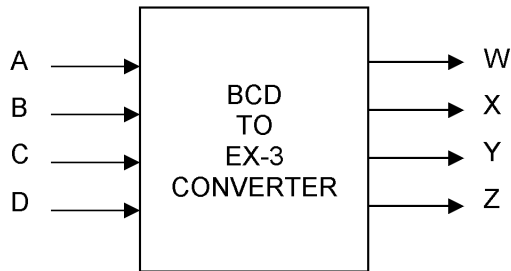


### 5.4. Pengubah Sandi ( Code Converter )

Pengubah Sandi adalah suatu untaian nalar kombinatorial yang mampu menerima suatu sandi biner tertentu ( A ) dan mengubahnya menjadi sandi biner yang lain ( B ) yang dapat di mengerti oleh piranti yang menggunakan Sandi Biner B.

#### BCD ( 8421 ) To Excess-Three Converter

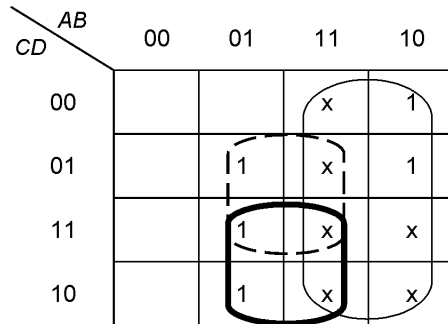
- Mempunyai 4 bit masukan dan 4 bit keluaran.



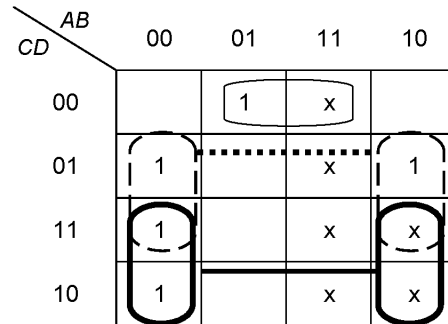
- Tabel Kebenaran BCD (8421) to EX-3

DES	MASUKAN ( BCD )				KELUARAN ( EX - 3 )			
	A	B	C	D	W	X	Y	Z
0	0	0	0	0	0	0	1	1
1	0	0	0	1	0	1	0	0
2	0	0	1	0	0	1	0	1
3	0	0	1	1	0	1	1	0
4	0	1	0	0	0	1	1	1
5	0	1	0	1	1	0	0	0
6	0	1	1	0	1	0	0	1
7	0	1	1	1	1	0	1	0
8	1	0	0	0	1	0	1	1
9	1	0	0	1	1	1	0	0
10	1	0	1	0	x	x	x	x
11	1	0	1	1	x	x	x	x
12	1	1	0	0	x	x	x	x
13	1	1	0	1	x	x	x	x
14	1	1	1	0	x	x	x	x
15	1	1	1	1	x	x	x	x

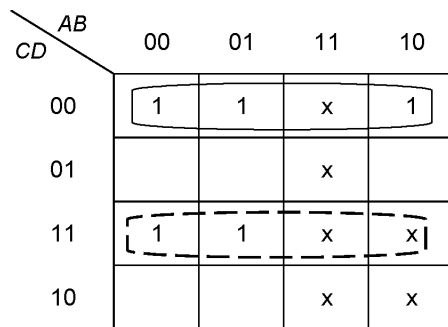
- Peta Karnaugh



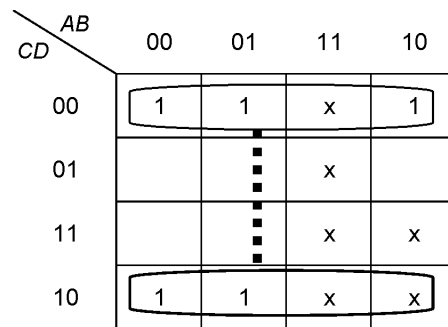
$$W = A + BC + BD$$



$$X = B\bar{C}\bar{D} + \bar{B}C + \bar{B}D$$



$$Y = \bar{C}\bar{D} + CD$$



$$Z = \bar{D}$$

- Persamaan Logika

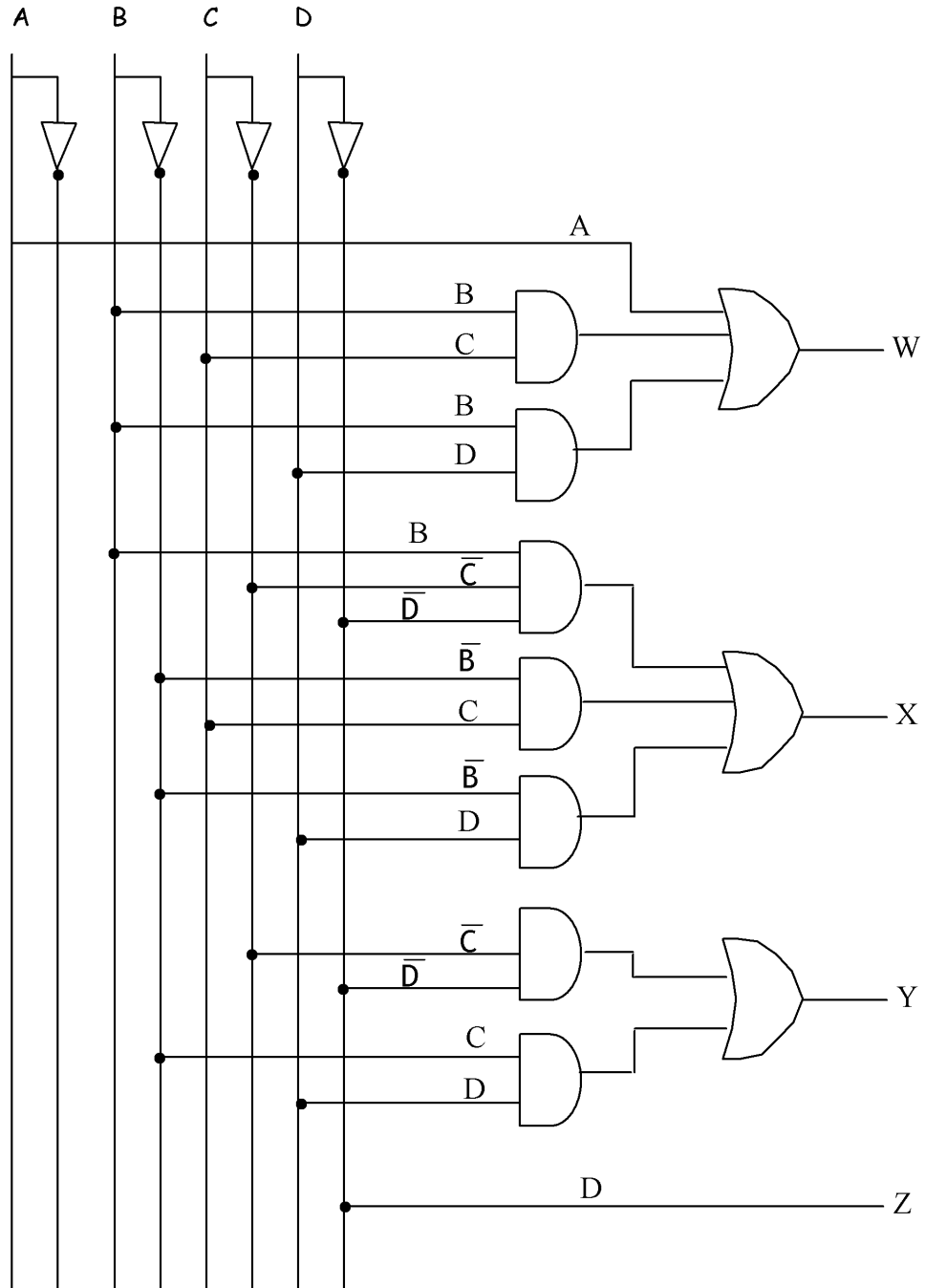
$$W = A + BC + BD$$

$$X = B\bar{C}\bar{D} + \bar{B}C + \bar{B}D$$

$$Y = \bar{C}\bar{D} + CD$$

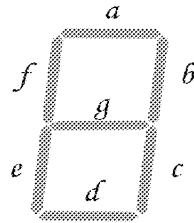
$$Z = \bar{D}$$

- Rangkaian Logika



**BCD ( 8421 ) To Seven Segment Converter**

Gambar Seven Segment Dan Bagiannya



Seven Segment adalah led penampil nilai angka, huruf, dan simbol. Seperti terlihat pada gambar, setiap huruf (a, b, c, d, e, f, g) akan mewakili sebuah led yang akan menyala.

**Contoh :**

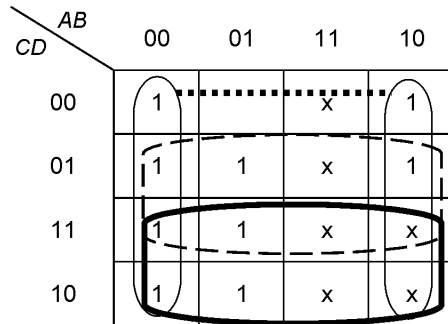
- Angka 1 : b dan c akan hidup
- Angka 2 : a, b, g, e, d akan hidup
- Angka 8 : a, b, c, d, e, f, g atau semua akan hidup
- Huruf A : a, b, c, e, f, g atau kecuali d akan hidup
- Huruf C : a, d, e, f akan hidup

- Mempunyai 4 bit masukan dan 7 bit keluaran.

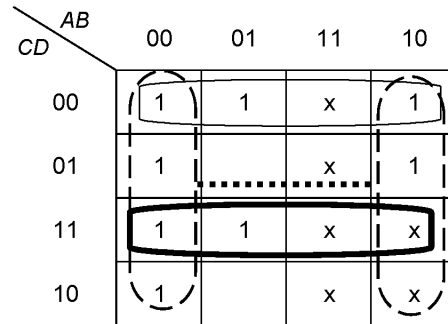
- Tabel Kebenaran BCD ( 8421 ) TO SEVEN SEGMENT

DES	MASUKAN ( BCD )				KELUARAN (SEVEN SEGMENT)						
	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	x	x	x	x	x	x	x
11	1	0	1	1	x	x	x	x	x	x	x
12	1	1	0	0	x	x	x	x	x	x	x
13	1	1	0	1	x	x	x	x	x	x	x
14	1	1	1	0	x	x	x	x	x	x	x
15	1	1	1	1	x	x	x	x	x	x	x

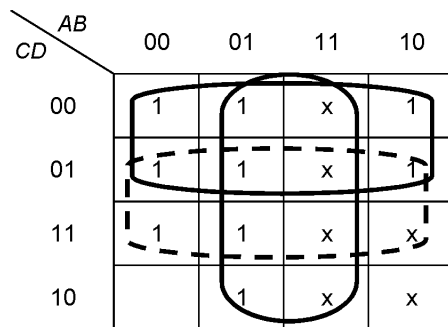
- Peta Karnaugh



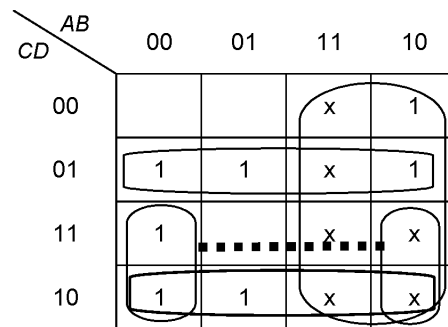
$$a = \bar{B} + C + D$$



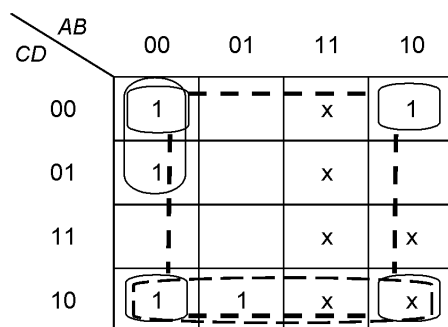
$$b = \bar{B} + \bar{C}\bar{D} + CD$$



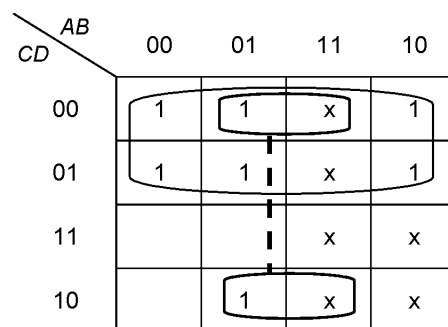
$$c = B + \bar{C} + D$$



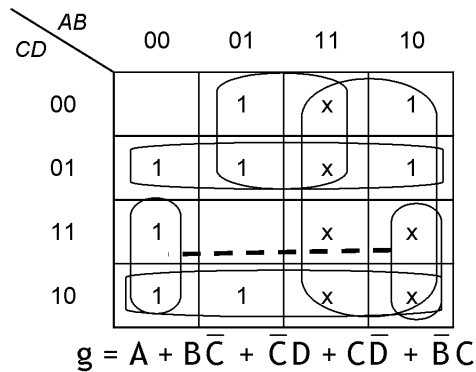
$$d = A + C\bar{D} + \bar{C}D + \bar{B}C$$



$$e = \bar{B} + C\bar{D} + \bar{A}\bar{B}\bar{C}$$



$$f = \bar{C} + B\bar{D}$$



- Persamaan Logika

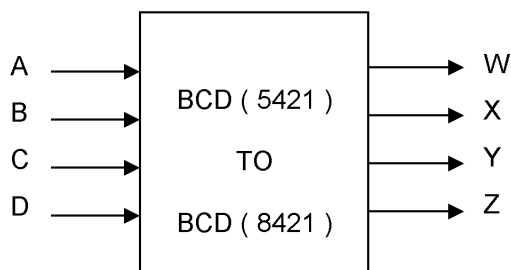
- a =  $\bar{B} + C + D$
- b =  $\bar{B} + \bar{C}\bar{D} + CD$
- c =  $B + \bar{C} + D$
- d =  $A + C\bar{D} + \bar{C}D + \bar{B}C$
- e =  $\bar{B} + C\bar{D} + \bar{A}\bar{B}\bar{C}$
- f =  $\bar{C} + B\bar{D}$
- g =  $A + \bar{B}\bar{C} + \bar{C}D + CD\bar{D} + \bar{B}C$

- Rangkaian Logika

Berdasarkan pada persamaan logika, rangkaian logika dapat digambar seperti pada *BCD to EX-3 converter*.

**BCD ( 5421 ) To BCD ( 8421 )**

- Mempunyai 4 bit masukan dan 4 bit keluaran.

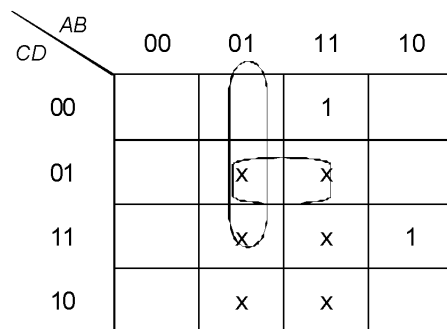


- Tabel Kebenaran BCD (5421) to BCD (8421)

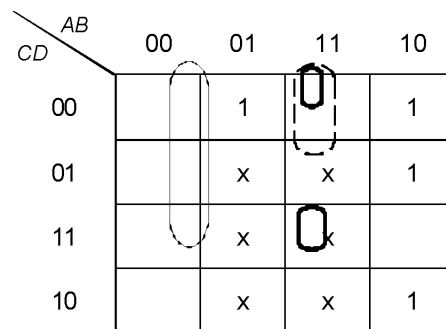
DES	MASUKAN ( BCD - 5421 )				KELUARAN ( BCD - 8421 )			
	A	B	C	D	W	X	Y	Z
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	0
3	0	0	1	1	0	0	1	1
4	0	1	0	0	0	1	0	0
5	1	0	0	0	0	1	0	1
6	1	0	0	1	0	1	1	0
7	1	0	1	0	0	1	1	1
8	1	0	1	1	1	0	0	0
9	1	1	0	0	1	0	0	1
10	0	1	0	1	x	x	x	x
11	0	1	1	0	x	x	x	x
12	0	1	1	1	x	x	x	x
13	1	1	0	1	x	x	x	x
14	1	1	1	0	x	x	x	x
15	1	1	1	1	x	x	x	x

Catatan : yang merupakan don't care adalah nilai yang tidak terdefinisi dalam BCD (antara 0 - 9)

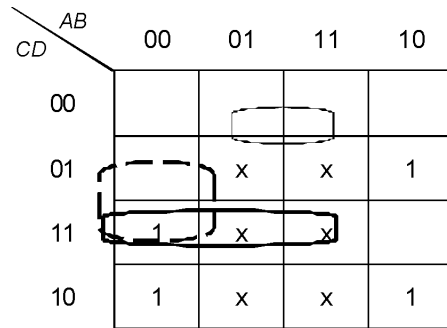
- Peta Karnaugh



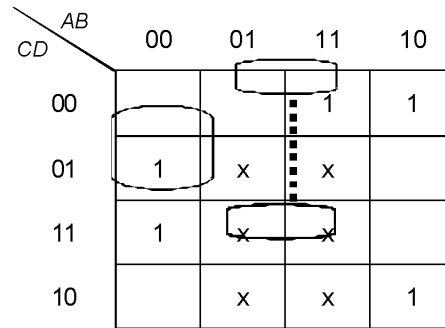
$$W = AB + ACD$$



$$X = \bar{A}B + A\bar{B}\bar{C} + A\bar{B}\bar{D}$$



$$Y = \bar{A}C + A\bar{C}D + C\bar{D}$$



$$Z = \bar{A}D + A\bar{D}$$

- Persamaan Logika

$$W = AB + ACD$$

$$X = \bar{A}B + A\bar{B}\bar{C} + A\bar{B}\bar{D}$$

$$Y = Y = \bar{A}C + A\bar{C}D + C\bar{D}$$

$$Z = \bar{A}D + A\bar{D}$$

- Rangkaian Logika

Berdasarkan pada persamaan logika, rangkaian logika dapat digambar seperti pada *BCD to EX-3 converter*.

## 5.5. Multiplexer Dan Demultiplexer

### 5.5.1. Multiplexer

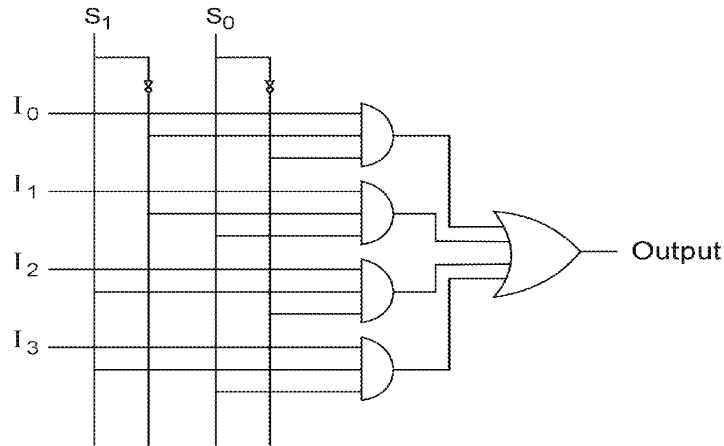
Merupakan Untai nalar kombinasi yang fungsinya untuk memilih satu sinyal masukan dari beberapa saluran masukan, selanjutnya sinyal masukan yang sudah dipilih di teruskan ke saluran keluarannya.

- Output :

Output	=	$I_0$	→	$S_1 = 0$	$S_0 = 0$
Output	=	$I_1$	→	$S_1 = 0$	$S_0 = 1$
Output	=	$I_2$	→	$S_1 = 1$	$S_0 = 0$
Output	=	$I_3$	→	$S_1 = 1$	$S_0 = 1$



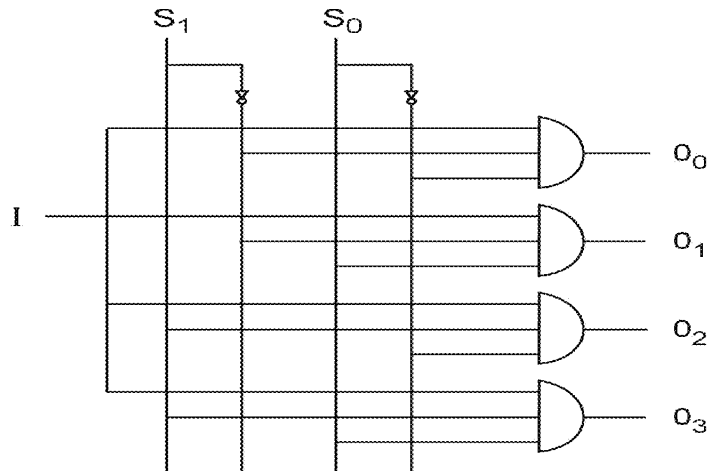
- Rangkaian Nalar :



### 5.5.2. Demultiplexer

Suatu untaian nalar kombinatorial yang fungsinya berbalikan dengan multiplexer, yaitu menentukan sinyal masukan ke salah satu dari sejumlah saluran keluaran yang sudah dipilih.

- Rangkaian Nalar :



- Output :

$$O_0 = I \bar{S}_1 \bar{S}_0$$

$$O_1 = I \bar{S}_1 S_0$$

$$O_2 = I S_1 \bar{S}_0$$

$$O_3 = I S_1 S_0$$

---

## LATIHAN - 1

---

Gambarkan rangkaian logika untuk converter :

BCD (8421) ke BCD (6311)

---